

⑪

Int. Cl. 2:

⑫ BUNDESREPUBLIK DEUTSCHLAND

H 04 J 3/06

H 04 L 5/22



DE 27 39 978 A 1

⑬

Offenlegungsschrift 27 39 978

⑭

Aktenzeichen: P 27 39 978 6

⑮

Anmeldetag: 6. 9. 77

⑯

Offenlegungstag: 15. 3. 79

⑰

Unionspriorität:

⑱ ⑲ ⑳

⑳

Bezeichnung: Synchronisationsverfahren für Zeitmultiplexsysteme

㉑

Anmelder: TE KA DE Felten & Guilleaume Fernmeldeanlagen GmbH,
8500 Nürnberg

㉒

Erfinder: Refflinghaus, Bernd, Dipl.-Ing., 8501 Eckental

DE 27 39 978 A 1

Best Available Copy

Patentansprache

2739978

1. Verfahren zur Verkürzung der Rahmensynchronisationszeit eines Zeitmultiplex-Systems, bei dem je Rahmen ein bestimmtes Synchronisierwort übertragen wird, dessen Bits im Rastermaß von Unterrahmen verteilt innerhalb eines Rahmens angeordnet sind, wobei bei Ausfall der Rahmensynchronisation an einer bestimmten Station des Zeitmultiplex-Systems die Gegenstation von diesem Ausfall benachrichtigt wird, dadurch gekennzeichnet, daß diese Gegenstation zur bestimmten Station während des dortigen Ausfalls der Rahmensynchronisation unabhängig vom Synchronisierwort während jedes Unterrahmens anstelle der Nutzinformation eine bestimmte Synchronisierkombination überträgt, daß die bestimmte Station zur Gegenstation nach erfolgter Rahmensynchronisation unabhängig vom Synchronisierwort während der folgenden Unterrahmen anstelle der Nutzinformation eine bestimmte Quittungskombination überträgt und daß nach Erkennung dieser Quittungskombination durch die Gegenstation an beiden Stationen die Synchronisier- bzw. Quittungskombination abgeschaltet und wieder auf Informationsübertragung umgeschaltet wird.
2. Verfahren nach Anspruch 1 für ein Zeitmultiplex-System, bei dem ein Kanal der zu übertragenden Nutzinformation der Signalisierung dient, dadurch gekennzeichnet, daß unabhängig von dem Synchronisierwort und der Signalisierung die Synchronisierkombination jeweils während der einen Unterrahmen-Hälfte und in Gegenrichtung nach erfolgter Rahmensynchronisation die Quittungskombination während der anderen Unterrahmen-Hälfte übertragen wird.
3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß bei Ausfall der Rahmensynchronisation an beiden Stationen jede Station sowohl die Rolle der bestimmten als auch die der Gegenstation übernimmt.

909811/0366

BAD ORIGINAL

2739978

Synchronisationsverfahren für Zeitmultiplex-Systeme

Die Erfindung bezieht sich auf ein Verfahren zur Verkürzung der Synchronisationszeit für ein Zeitmultiplex-System, bei dem im synchronisierten Zustand die Synchronisierbits jeweils verteilt innerhalb eines Rahmens angeordnet sind.

Bei Zeitmultiplex-Systemen werden im allgemeinen sendeseitig die zu übertragenden Signale nacheinander mit einem umlaufenden Schalter abgetastet und die Abtastwerte in binär codierter Form zu einem Multiplexsignal zusammengefaßt, welches über die Übertragungsleitung gesendet wird. An der Empfängerseite wird ein weiterer umlaufender Schalter verwendet, der das Multiplexsignal wieder auf die ursprünglichen Signale auffächert und der zwecks genauer Zuordnung von Sender- und Empfangssignalen bezüglich Umlauffrequenz und Phase synchron mit dem sendeseitigen Schalter sein muß. Wegen der periodischen Struktur des Multiplexsignals ist es möglich, dieses Signal in Form eines periodischen Musters darzustellen. Eine Periode dieses Musters wird auch Rahmen genannt, wobei die Rahmendauer gleich der Umlaufzeit des sendeseitigen Schalters oder einem ganzen Vielfachen dieser Zeit ist. Das Problem der geforderten Synchronisation besteht aus zwei Teilproblemen, nämlich der Bitsynchronisation und der Rahmensynchronisation. Bei ersterer wird der Bittakt am Sender synchronisiert und damit die gleiche Umlauffrequenz von sendeseitigem und empfangsseitigem Schalter erreicht. Durch die Rahmensynchronisation erhält der Empfänger eine Aussage darüber, welche Bits im empfangenen synchronen Bitstrom die Grenzen eines Rahmens bilden. Der Empfänger kann dann genau feststellen, zu welchem sendeseitigen Signal jeder empfangene Abtastwert gehört. Diese Aussage über die Rahmengrenzen wird dem Empfänger in Form eines binären Synchronisierwortes mitgeteilt, welches jeweils mit der übrigen Information des Rahmens übertragen

909811/0366

BAD ORIGINAL

wird. Als Träger des Synchronisierwortes dienen bestimmte Binärstellen, im folgenden Synchronisierbits genannt, welche jeweils innerhalb einer Rahmenperiode auftreten. Ein Synchronisierwort kann dabei blockweise zu Beginn eines Rahmens oder auch verteilt innerhalb eines Rahmens übertragen werden.

In Fig.1 ist ein Beispiel für einen Rahmen mit verteilten Synchronisierbits schematisch dargestellt. Dieser Rahmen mit der Rahmendauer R ist in z Unterrahmen $U_1 \dots U_z$ mit der jeweiligen Dauer U unterteilt. Das erste Bit jedes Unterrahmens bildet als Synchronisierbit S_y eine Binärstelle des in diesem Falle z -stellig ausgeführten Synchronisierwortes. Die diesem Bit S_y nachfolgenden Zeitschlitzte S beinhalten die jeweiligen Abtastwerte der zu übertragenden Signale in binär codierter Form. Jedem zu übertragenden Signal ist dabei ein Zeitschlitz zugeordnet. Das Erkennen des Synchronisierwortes ist dadurch möglich, daß sich die Synchronisierbits während jeder Rahmenperiode an der gleichen Stelle wiederholen. Das Synchronisierwort ist so gewählt, daß die Simulation durch die übrigen Rahmenbits sehr unwahrscheinlich ist.

Die beschriebene Synchronisationsart mit verteilten Synchronisierbits pro Rahmen, im folgenden verteilte Synchronisation genannt, hat gegenüber der blockweisen Synchronisation den Vorteil, daß durch geeignete Auswerteschaltungen des seriell empfangenen Synchronisierwortes eine hohe Bitfehlerrate im Multiplexsignal toleriert werden kann. Als nachteilig erweist sich demgegenüber, daß aufgrund der seriellen Auswertung des Synchronisierwortes die Synchronisationszeit relativ groß ist.

In der Zeitschrift "Philips Telecommunication Review", Nr.2, Juni 1974, Seiten 79-89, ist auf ein Verfahren hingewiesen, bei dem mehrere Zeitmultiplex-Systeme zu einem einzigen System zusammengefaßt werden. Dieses Verfahren, in der genannten Literaturstelle mit Master-Slave-Verfahren bezeichnet, wird auch Stapel-Verfahren genannt. Bei diesem Verfahren bildet

eines der Zeitmultiplex-Systeme ein Leitsystem, welchem die übrigen Systeme untergeordnet sind. Dabei werden zyklusmäßig in bit- oder blockweiser Verschachtelung die Abtastwerte der einzelnen Systeme über die Übertragungsleitung gesendet. Systeme nach dem Stapel-Verfahren sind im allgemeinen so aufgebaut, daß die serielle Auswertung des Synchronisierwortes nur im Leitsystem durchgeführt wird. Es erweist sich dabei von Nachteil, daß sich die Synchronisationszeit gegenüber einfachen Systemen um etwa die Anzahl der an die Leitstation angeschlossenen Systeme erhöht.

Der Erfindung liegt die Aufgabe zugrunde, ein Verfahren zur Verkürzung der Rahmensynchronisationszeit für ein Zeitmultiplex-System mit verteilter Synchronisation anzugeben. Das Zeitmultiplex-System ist so aufgebaut, daß bei Ausfall der Rahmensynchronisation an einer bestimmten Station die Gegenstation von diesem Ausfall benachrichtigt wird. Bei dem Verfahren soll die Störsicherheit dieses Systems erhalten bleiben.

Diese Aufgabe wird erfindungsgemäß dadurch gelöst, daß diese Gegenstation zur bestimmten Station während des dortigen Ausfalls der Rahmensynchronisation unabhängig vom Synchronisierwort während jedes Unterrahmens anstelle der Nutzinformation eine bestimmte Synchronisierkombination überträgt, daß die bestimmte Station zur Gegenstation nach erfolgter Rahmensynchronisation unabhängig vom Synchronisierwort während der folgenden Unterrahmen anstelle der Nutzinformation eine bestimmte Quittungskombination überträgt und daß nach Erkennen dieser Quittungskombination durch die Gegenstation an beiden Stationen die Synchronisier- bzw. Quittungskombination abgeschaltet und wieder auf Informationsübertragung umgeschaltet wird.

Im folgenden soll die Erfindung anhand eines in den Figuren 2...4 dargestellten Ausführungsbeispiels näher beschrieben und erläutert werden.

909811/0368

Es zeigen:

Fig.2 und 2a den möglichen Rahmenaufbau der zu übertragenden Information des erfindungsgemäßen Zeitmultiplex-Systems im synchronen Zustand,

Fig.3 das Blockschaltbild eines Zeitmultiplex-Systems mit einem Rahmenaufbau gemäß Fig.2a,

Fig.4 den Rahmenaufbau entsprechend Fig.2a im asynchronen Zustand.

Das Ausführungsbeispiel betrifft ein Zeitmultiplex-System, bei dem ein Abtastwert jedes zu übertragenden Signals bzw. der entsprechende Zeitschlitz nur aus einem einzigen Bit besteht. Ein derartiges Zeitmultiplex-System dient beispielsweise zur Übertragung von synchronen binären Datensignalen oder deltamodulierten Signalen.

In Fig.2 ist ein entsprechender Rahmen vereinfacht dargestellt. Dieser Rahmen weist die Länge R auf und ist in z Unterrahmen der Länge U unterteilt. Es ist zweckmäßig, diese Anzahl Unterrahmen gleich der Zahl der Binärstellen zu wählen, welche das Synchronisierwort aufweist. In dem in Fig.2 dargestellten Rahmen des Ausführungsbeispiels besteht jeder Unterrahmen aus $(1+n)$ Bits, wobei das erste Bit die jeweilige Binärstelle des Synchronisierworts und die übrigen n Bits die jeweiligen Abtastwerte der n Nutzkanäle bilden. Die Länge U eines Unterrahmens ist dann gleich der Umlaufzeit des sendeseitigen umlaufenden Schalters.

Die Übertragung von analogen Signalen, beispielsweise von Sprachsignalen der Bandbreite 300...3400 Hz oder entsprechenden Datensignalen geschieht bei dem Ausführungsbeispiel mittels Deltamodulation. Bei Übertragung und Vermittlung von derartigen Sprach- oder Datensignalen besteht häufig die Forderung, daß neben der Synchronisierinformation noch eine Signalisierinformation übertragen werden muß, welche von den zu den einzelnen Nutzkanälen gehörigen Teilnehmer-

909811/0366

signalen wie Hör-, Wähl- und Rufzeichen gebildet wird. In diesem Fall ist es zweckmäßig, die Synchronisierbits Sy und Signalisierbits Si abwechselnd zu übertragen. In Fig.2a ist ein entsprechender Unterrahmen dargestellt. In diesem Unterrahmen bildet das erste Bit die betreffende Binärstelle des Synchronisierworts und die weiteren n Bits die Abtastwerte der n Nutzkanäle. Das folgende Bit ist ein Signalisierbit und die übrigen n Bits bilden jeweils den nächsten Abtastwert der n Nutzkanäle. Die Länge U eines Unterrahmens ist dann gleich der doppelten Umlaufzeit des sendeseitigen umlaufenden Schalters.

Es ist zweckmäßig, den Wortgenerator zur Erzeugung des Synchronisierworts als rückgekoppeltes m-stufiges Schieberegister aufzubauen, an dessen Ausgang eine Bitfolge der maximal möglichen Länge $z=2^m-1$ abnehmbar ist. Als mögliche Empfangsschaltung für das Synchronisierwort ist ein Schieberegister geeignet, welches eine zum Wortgenerator komplementäre Übertragungsfunktion aufweist. Bei Rahmensynchronismus tritt dann am Ausgang des empfangsseitigen Schieberegisters ausschließlich der L-Zustand auf. (L=Low, hier die Spannung 0 Volt; H=High, positive Spannung). Bei fehlender Synchronisation treten dagegen beide Binärzustände zu jeweils etwa 50% auf.

Beim Ausführungsbeispiel wird von einer Empfangsschaltung ausgegangen, bei der zur Durchführung des Suchvorganges für das Synchronisierwort dem Rückwärts-Zähleingang eines Zählers die am Ausgang des empfangsseitigen Schieberegisters auftretenden H-Impulse zugeführt werden. Gleichzeitig werden dem Vorwärts-Zähleingang des Zählers Impulse zugeführt, deren Folgefrequenz klein ist zur maximalen Folgefrequenz dieser H-Impulse. Die H-Impulse bewirken im asynchronen Zustand ein Rückwärtszählen von einem mittleren in einen unteren Zählerstand. Ist letzterer erreicht, so wird der Zähler wieder in den mittleren Zählerstand gesetzt und der nächste Kanal auf das Synchronisierwort geprüft. Dieser Vorgang wird so lange wiederholt, bis der Kanal mit dem richtigen Synchroni-

909811/0366

sierwort gefunden ist. Hat sich die Empfangsschaltung auf diesen Kanal eingestellt, so zählt der Zähler ausschließlich in Vorwärtsrichtung und gibt mit Erreichen eines bestimmten oberen Zählerstandes ein Bestätigungssignal für die richtige Synchronisation ab.

Im folgenden soll kurz dargelegt werden, wie sich bei der beschriebenen Empfangsschaltung die mittlere Zeit für eine Neusynchronisation errechnet. Diese Zeit hängt von der mittleren Anzahl von Suchschritten ab, die zum Auffinden des Synchronisierkanals notwendig sind. Die Anzahl von Bits pro Unterrahmen wird im folgenden mit k bezeichnet. Im günstigsten Fall, wenn der Empfänger vor dem Suchvorgang bereits auf dem Synchronisierkanal steht, ist kein Suchschritt mehr notwendig. Im ungünstigsten Fall, wenn der Empfänger zu Beginn des Suchvorgangs neben dem Synchronisierkanal auf dem Nutzkanal 1 steht, sind $(k-1)$ Suchschritte nötig, um bei Vorwärtsschritten wieder auf den Synchronisierkanal zu treffen. Aus diesen beiden Extremwerten ergibt sich eine mittlere Anzahl von $(k-1)/2$ Suchschritten. Die Länge eines Suchschrittes berechnet sich zunächst aus der Zeit t_1 , innerhalb der die Information des zu prüfenden Kanals in das m -stufige empfangsseitige Schieberegister mit dem Unterrahmentakt eingelesen wird. Dieser Unterrahmentakt weist die Periodendauer T_u auf. Bei einem erfolglosen Suchschritt ist zu der Zeit t_1 noch die Zeit t_2 für den Abwärtszählvorgang zu addieren, welcher jeweils q Zählstufen umfaßt. Wegen der Wahrscheinlichkeit des Auftretens von H-Impulsen am Ausgang des empfangsseitigen Schieberegisters von etwa 50% umfaßt dieser Zählvorgang im Durchschnitt $2q$ Taktperioden T_u . Für einen erfolglosen Suchschritt ergibt sich daher eine Zeit $t_1' = t_1 + t_2 = T_u \cdot (m+2q)$. Bei dem erfolgreichen Suchschritt ist zu der Zeit t_1 noch die Zeit t_2' für den Aufwärtszählvorgang zu addieren, welcher p Zählstufen umfaßt. Dabei gilt im allgemeinen, daß die Periodendauer T_a des Aufwärtszählakts groß ist zur Periodendauer T_u . Für den Fall $T_a = 10 \cdot T_u$ ergibt sich damit die Zeit t_1'' eines erfolgreichen Suchschrittes zu $t_1'' = t_1 + t_2' = T_u \cdot (m+10 \cdot p)$.

909811/0366

Von der mittleren Anzahl von Suchschritten eines Suchvorganges ist ein Schritt erfolgreich und die übrigen Schritte sind erfolglos. Die Zahl der erfolglosen Schritte ergibt sich zu $\frac{k-1}{2} - 1 = \frac{k-3}{2}$. Die mittlere Zeit t_s für eine Neusynchronisation errechnet sich daher zu

$$t_s = \frac{k-3}{2} \cdot Tu \cdot (m+2q) + Tu \cdot (m+10p) \quad (1)$$

Damit ergibt sich beispielsweise bei einem System mit 15 Bits pro Unterrahmen, einer Unterrahmendauer $Tu = 0,1$ ms sowie den Werten $m = 4$, $q = 2$ und $p = 4$ für die mittlere Neusynchronisationszeit t_s ein Wert von 9,6 ms. Für viele Anwendungsfälle ist dieser Wert jedoch zu groß. Dies gilt vor allem bei Vortäuschungen des Synchronisierworts während des Synchronisationsvorgangs. Derartige Vortäuschungen, welche in Beziehung (1) nicht berücksichtigt sind, können eine Verlängerung der mittleren Synchronisationszeit um ca. 30% bewirken.

Bei dem erfindungsgemäßen Zeitmultipex-System dient die Kombination aus empfangsseitigem Schieberegister und Zähler dazu, einen vorhandenen oder fehlenden Rahmensynchronismus zu erkennen. Die der Einfachheit halber mit Zähler bezeichnete Anordnung dient zum Zählen und zum Auswerten von Zählergebnissen. Es wird nun angenommen, daß das erfindungsgemäße Zeitmultiplex-System, wie in Fig.3 dargestellt, aus den beiden Stationen A und B besteht. Aus Übersichtsgründen sind in Fig.3 die Takteitungen nicht eingezeichnet. Die Sendeeinrichtung der Station A wird durch den Wortgenerator W und den Multiplexer M gebildet, welcher wie der eingangs beschriebene umlaufende Schalter arbeitet. Der Umschalter U1 schaltet abwechselnd den Ausgang des Wortgenerators W und die Signalisierinformation S_i zum Eingang M0 des Multiplexers M durch, wie es zur Bildung eines Unterrahmens gemäß Fig.2a erforderlich ist. Die Nutzsignale $N_1 \dots N_n$ werden über das Schaltervielfach S1 zu den Eingängen $M_1 \dots M_n$ des Multiplexers M durchgeschaltet, wenn der Schalteingang S1.1 des Schaltervielfachs S1 im H-Zustand ist. Ist dieser Schalteingang im L-Zustand, so

909811/0366

sind die Nutzsignale N1...Nn vom Multiplexer M abgetrennt. Die Empfangseinrichtung der Station B wird durch den Demultiplexer D und die oben beschriebene Empfangsschaltung mit dem Schieberegister SR gebildet, dessen vom Ausgang SR1 geliefertes Ausgangssignal dem Rückwärts-Zähleingang Z1 des Zählers Z zugeführt wird. Der Impulsgenerator J liefert die Impulse für den Vorwärts-Zähleingang Z2 des Zählers Z. Jede der beiden Stationen ist sowohl für Sende- als auch für Empfangsbetrieb eingerichtet, so daß zwischen beiden Stationen ein Voll duplex-Betrieb möglich ist. Ist in diesem System beispielsweise bei der Station B die Rahmensynchronisation verlorengegangen, so wird dieser Zustand sowohl im Zähler Z durch Auswertung des Schieberegisterausgangs SR1 als auch in der Auswerteschaltung AW durch Auswertung des Schieberegisterausgangs SR2 erkannt. Der verlorengegangene Rahmensynchronismus bei der Station B wird der Station A dadurch gemeldet, daß das Synchronisierwort zur Station A in invertierter Form übertragen wird. Diese Maßnahme wird eingeleitet, sobald der Zähler Z der Station B den unteren Zählerstand erreicht hat. Der Ausgang Z3 des Zählers Z liefert dann ein entsprechendes Signal zum Wortgenerator W', durch welches dieser zum invertierten Aussenden des Synchronisierwortes veranlaßt wird. Die Übertragung des Synchronisierwortes in invertierter Form hat auf den Rahmensynchronismus der Station A keinen Einfluß. Die Station A erkennt diese Inversion durch die Auswerteschaltung AW', welche ein vom Schieberegisterausgang SR'2 geliefertes Signal auswertet. Der Ausgang SR'1 des Schieberegisters SR' ändert seine Information nicht, wenn zusätzlich zur Inversion keine Übertragungsfehler auftreten. Der Zähler Z' bleibt damit unbeeinflußt. Nach Erkennen der Inversion schaltet die Station A die auszusendende Information von den Nutzkanälen ab. Dies geschieht durch ein L-Signal, welches vom Ausgang der Auswerteschaltung AW' auf den Schalteingang S1.1 des Schaltervielfachs S1 gegeben wird. Anstelle der Information wird auf die entsprechenden Zeitschlüsse der folgenden Unterrahmen eine bestimmte Binärkombination, hier Synchronisierkombination genannt, aufgeschaltet und von Station A ausgesendet.

909811/0366

In Fig.4 ist ein Unterrahmen gemäß Fig.2a mit aufgeschalteter Synchronisierkombination dargestellt. Die Synchronisierkombination ist auf die Bits 1...n der ersten Unterrahmenhälfte aufgeschaltet. Bit 1 sowie Bit n ist dabei im H-Zustand, während die Bits 2...n-1 den L-Zustand aufweisen. Bei der zweiten Unterrahmenhälfte sind sämtliche Nutzbits 1...n im L-Zustand. Unbeeinflußt von diesem Aufschalten werden die Bits vom Synchronisier- und Signalkanal wie bisher weiter übertragen. Das Aufschalten der Synchronisierkombination geschieht durch ein weiteres Schaltervielfach (S2), dessen Eingangs-Zustände 1...n nunmehr zu den entsprechenden Eingängen des Multiplexers M durchgeschaltet werden. Diese Eingangs-Zustände sind entsprechend der auszusendenden Synchronisierkombination ausgelegt. Mit dem Umschalter U2, welcher synchron mit dem Umschalter U1 geschaltet wird, wird in Verbindung mit den Signalen am Ausgang Z5' des Zählers Z' und der Auswerteschaltung AW' erreicht, daß während der jeweiligen ersten Unterrahmenhälfte die Synchronisierkombination und während der zweiten Unterrahmenhälfte auf sämtliche Nutzbits 1...n der L-Zustand aufgeschaltet wird.

Das Erkennen und Auswerten der Synchronisierkombination erfolgt bei der Station B durch die Auswerteeinrichtung K1. Nach erfolgter neuer Rahmensynchronisation mit Hilfe dieser Synchronisierkombination gibt die Auswerteschaltung K1 an den Zählereingang Z4 verzögert ein Signal ab. Dadurch veranlaßt der Zähler Z über seinen Ausgang Z3 den Wortgenerator W', die Inversion des Synchronisierworts zurückzunehmen. Gleichzeitig wird zur schnellen Freigabe der Übertragungsstrecke ein zusätzliches Bestätigungssignal für die vollzogene Neusynchronisation zur Station A gesendet. Das Bestätigungssignal, hier mit Quittungskombination bezeichnet, wird anstelle der Information als Bitkombination während der zweiten Hälfte der folgenden Unterrahmen zur Station A übertragen. Das Aufschalten der Quittungskombination geschieht über den Umschalter U2' und das Schaltervielfach S2'. Durch Verknüpfung des in der Auswerteschaltung AW gespeicherten Zu-

909811/0366

stands "Asynchronismus in Station B" mit dem Signal am Zählerausgang Z5 sendet dabei die Auswerteschaltung AW ein Steuersignal zum Schaltervielfach S1' und S2'. Dieses Steuersignal steuert gemeinsam mit dem Zählerausgang Z5 auch den Umschalter U2' an. Durch diese Maßnahmen wird nach vorherigem Abtrennen der Informationskanäle die Quittungskombination auf die jeweils zweite Unterrahmenhälfte aufgeschaltet.

Die Auswertung dieser Quittungskombination erfolgt bei der Station A mit der Auswerteeinrichtung K2'. Das Ausgangssignal dieser Auswerteeinrichtung K2' wird in der Auswerteschaltung AW' mit dem vom Ausgang Z3' des Zählers Z' gelieferten Signal verknüpft. Dieses Signal am Ausgang Z3' zeigt den Synchronismus bei der Station A an. Als Ergebnis dieser Verknüpfung liefert die Auswerteschaltung AW' ein Signal zum Umschalter U2, durch welches die Station A veranlaßt wird, für die Dauer eines Unterrahmens in der zweiten Unterrahmenhälfte ebenfalls eine Quittungskombination zur Station B zu senden. Nach dem Ende dieses Unterrahmens wird bei der Station A durch Änderung des logischen Zustands am Ausgang der Auswerteschaltung AW' wieder auf Informationsübertragung umgeschaltet. Der von Station A ausgesendete Unterrahmen mit Quittungskombination wird bei der Station B in der Auswerteeinrichtung K2 ausgewertet. Das Ausgangssignal dieser Auswerteeinrichtung K2 wird in der Auswerteschaltung AW mit dem Signal am Zählerausgang Z3 verknüpft. Als Ergebnis dieser Verknüpfung wird bei der Station B ebenfalls wieder auf Aussenden der Information umgeschaltet.

Ein Vorteil der Erfindung gegenüber dem bekannten Verfahren gemäß Gleichung (1) liegt im besonderen darin, daß die große Anzahl von Suchschritten zum Auffinden des Synchronisierkanals entfällt und der Suchvorgang nur noch vom Erkennen der Synchronisierkombination abhängig ist. Dieses Erkennen erfolgt im allgemeinen nach einem und bei einer Vortäuschung der Synchronisierkombination nach etwa zwei Unterrahmen.

909811/0366

Ein weiterer Vorteil der Erfindung liegt im Aussenden der Quittungskombination durch die Station B, nachdem diese Station den Synchronisierkanal gefunden und damit synchronisiert hat. Durch diese Maßnahme erkennt die Station A den nunmehr synchronen Zustand der Station B schneller, als es durch die gleichzeitig erfolgte Zurücknahme der Inversion des Synchronisierwortes durch die Station B möglich ist.

Durch diese Maßnahmen wird erreicht, daß beim erfindungsgemäßen Verfahren der mittlere Wert für die Neusynchronisationszeit bzw. Freigabe der Übertragungsstrecke nur etwa ein Sechstel des entsprechenden Wertes bei dem bekannten Verfahren ist.

Die Erfindung hat den weiteren Vorteil, daß zum Empfang der Synchronisierkombination und der Quittungskombination die Serien-Parallel-Umsetzer der Demultiplexer D bzw. D' dienen können. Ein weiterer besonderer Vorteil des erfindungsgemäßen Verfahrens zeigt sich beim Stapel-Verfahren. Wie oben beschrieben wird im allgemeinen bei einem System, welches nach diesem Stapel-Verfahren arbeitet, die Synchronisation in der Leitstation durchgeführt. Bei einer entsprechenden Durchführung des erfindungsgemäßen Verfahrens wird im Zustand der Asynchronität die Synchronisierkombination nur von der entsprechenden Leitstation gesendet und ausgewertet. Die Parallelausgabe der Daten in den untergeordneten Stationen wird daraufhin von der Leitstation synchronisiert. Bei einem derartigen erfindungsgemäßen, nach dem Stapel-Verfahren arbeitenden System ist die Zeit für eine Neusynchronisation nur etwa so groß wie beim Betrieb zwischen zwei Einzelgeräten. Daraus ergibt sich, daß bei einem System mit einer Leitstation und drei Unterstationen bei Anwendung des erfindungsgemäßen Verfahrens die Zeit für eine Neusynchronisation im Mittel nur etwa 1/18 der mittleren Synchronisationszeit eines nach dem bekannten Verfahren arbeitenden Systems ist.

Das Ausführungsbeispiel ist so gestaltet, daß sich das er-

909811/0366

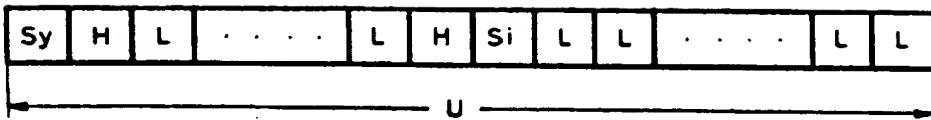
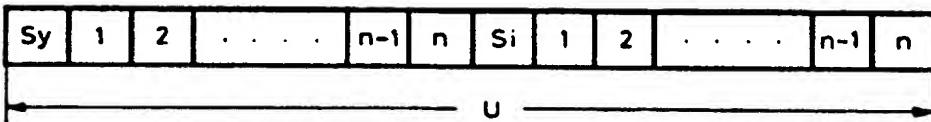
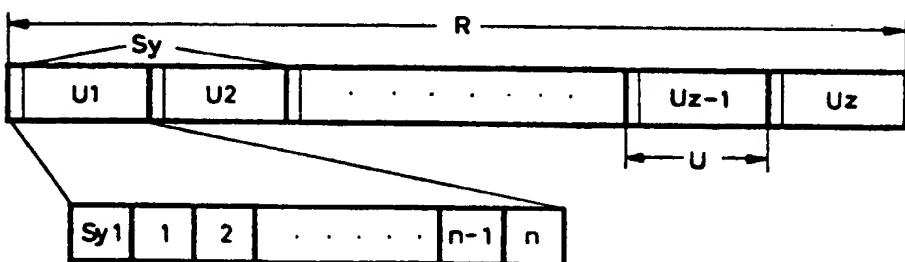
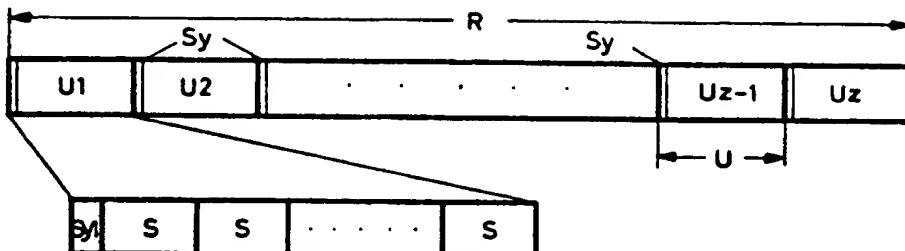
findungsgemäße Verfahren auch durchführen lässt, wenn die Rahmensynchronisation in beiden Stationen ausgefallen ist. In diesem Fall erfolgt die Synchronisation wie beschrieben in beiden Richtungen. Die Freigabe der Strecke bzw. die Umschaltung auf Informationsübertragung erfolgt dabei nach erfolgter erstmaliger Aussendung und Erkennung der Quittungskombination durch beide Stationen.

909811/0366

Nummer:
Int. Cl. 2:
Anmeldetag:
Offenlegungstag:

27 39 978
H 04 J 3/06
6. September 1977
15. März 1979

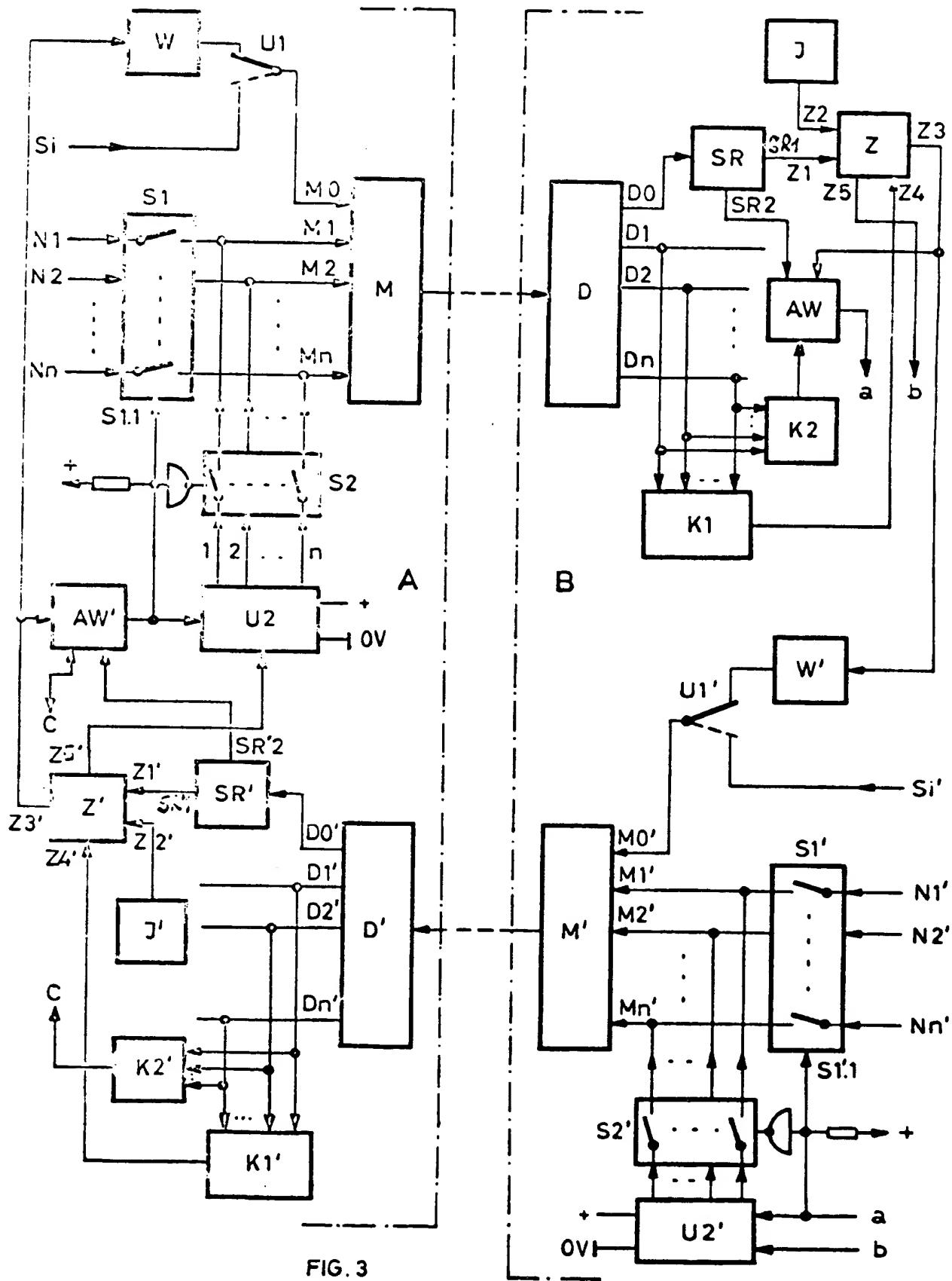
2739978



909811/0368

zu TB KA DE-PGF P 77321

JAHNIGECK GMBH



zu TB KA DE-FGF P 77321

BAD ORIGINAL

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)